



巨晟科技
Jusheng Technology

集成预驱的 32 位 M0 微控制器

JS32M041 电机系列

硬件设计注意事项

V1.0



珠海巨晟科技股份有限公司

地 址：广东省珠海市高新区金唐路 1 号港湾 1 号湾 8 栋 4 楼

电 话：0756-3335384 传 真：0756-3335384

网 站：www.honor-ic.com 邮 编：519080



版本历史

变更类型：A - 增加 M - 修订 D - 删除

变更版本号	日期	变更类型	修改人	审核	摘要
V1.0	2022.11.11	M			正式版本

版权声明

1、本资料是为了让用户根据自身需求选择合适的产品而提供的参考资料，相关的知识产权属于珠海巨晟科技股份有限公司或来自第三方的合法授权；提供上述资料不构成对相关知识产权的许可或转让，未经珠海巨晟科技股份有限公司的许可，任何人不得翻印或者复制本资料的全部或部分内容。

2、在使用本资料所记载的信息并对有关产品是否适用做出最终判断前，请您务必将所有信息作为一个整体来评价。对于本资料所记载的信息使用不当而引起的任何损失，珠海巨晟科技股份有限公司概不负责。

3、本资料所记载的产品会持续更新迭代并发布，在购买本资料所记载的产品时，请预先向珠海巨晟科技股份有限公司确认最新信息，并请您通过公司网站、微信公众号等各种方式关注珠海巨晟科技股份有限公司公布的信息，相关更新恕不另行通知。

4、如果您需要进一步了解有关本资料所记载的信息或产品的详情，请与珠海巨晟科技股份有限公司的技术服务部门联系，我们会为您提供全方位的技术支持。

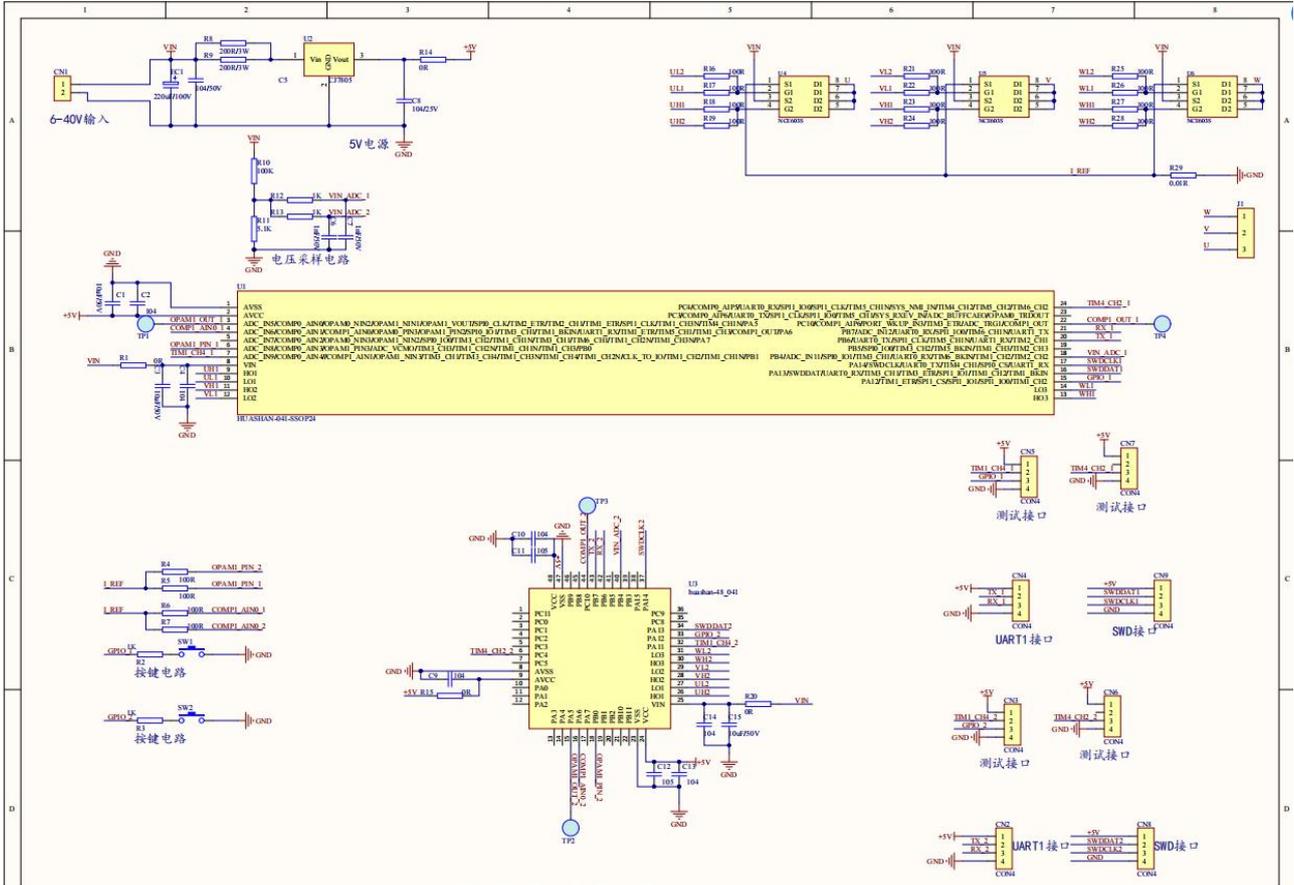
目录

1. MCU 应用电路	1
1.1. 电源设计要点.....	1
1.2. UART 模块电路设计要点.....	1
1.3. SWD 调试接口电路设计要点.....	1
1.4. MCLR 管脚电路设计要点.....	2
1.5. ADC 采样电路设计要点.....	2
1.6. 与其他 IC 通讯电路设计要点.....	2
1.7. PWM 互补驱动电机电路设计要点.....	3
1.8. 运算放大器及比较器设计要点.....	3

珠海巨晟科技股份有限公司

1. MCU 应用电路

32 位高性能电机驱动 MCU 有两种封装，封装类型均包含 SSOP24、LQFP48。两种封装原理图如下，实现驱动 BLDC 电机正常工作：



1.1. 电源设计要点

- 一般情况，VIN 接外部电源供电，则 VCC、AVCC 由内部驱动芯片供电，只需 VCC 外接滤波电容 (1~10uf)，AVCC 外接去耦电容 (0.01~1uf) 即可。VCC、AVCC 也可单独外部供电，只需并联 LDO 连接到外部允许范围内的供电系统即可。
- PCB 设计时，滤波电容应尽量靠 MCU 的 VCC/VSS、AVCC/AVSS 管脚。
- 芯片流入 VCC 管脚最大供电电流 160mA，流出 VSS 管脚最大电流 200mA，芯片 IO 最大电流详见 JS32M041 系列用户手册。
- 芯片流入 AVCC 管脚最大供电电流 5mA，流出 AVSS 管脚最大电流 5mA。

1.2. UART 模块电路设计要点

- 芯片含有两组 UART：UART0_TX/RX，UART1_TX/RX。
- 建议串口信号线 TX/RX 增加串电阻并电容的滤波网络，提高抗干扰性能，电阻值建议 100R，电容值 100pF，信号先经过电阻再经过电容进入芯片 IO 口。

1.3. SWD 调试接口电路设计要点

- PA13/PA14 为 SWD 接口，可用于在线编译调试及程序下载。
- SWD 调试口定义表：

SWD 端口引脚名称	SWD 调试接口	引脚分配
------------	----------	------

	类型	调试功能	组 1
SWD-DATA	输入/输出	串行数据输入/输出	PA13
SWD-CLK	输入	串行时钟	PA14

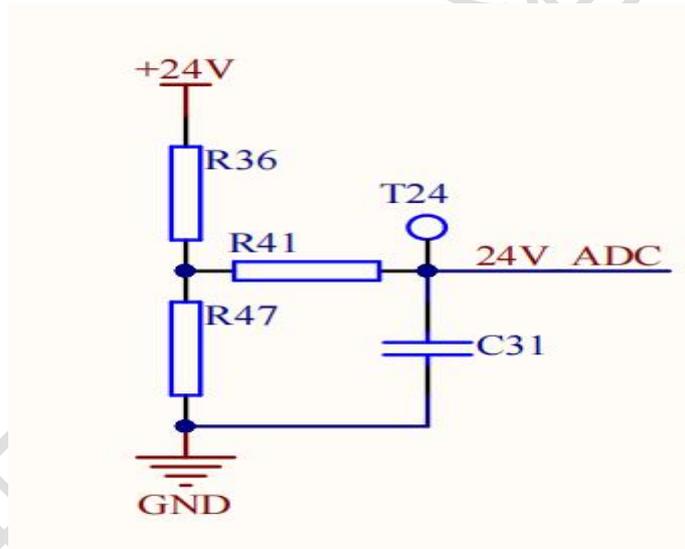
- SWD 口支持复用功能, 当 PA13/PA14 复用为其他功能时, 此 IO 口上禁止并 100pF 以上大电容, 否则会造成 SWD 功能无法正常使用。
- SWD-CLK 管脚禁止用作输入模式, 防止 SWD-CLK 管脚电平不确定导致无法正常上电, 详见 JS32M041 系列软件设计注意事项。

1.4. MCLR 管脚电路设计要点

- JS32M041 系列 MCU 芯片 PC5 引脚有复位功能(MCLR), 低电平有效, 默认复位功能关闭, 在设计电路时此引脚不要接能影响芯片开机的外设, 详见 JS32M041 系列用户手册。

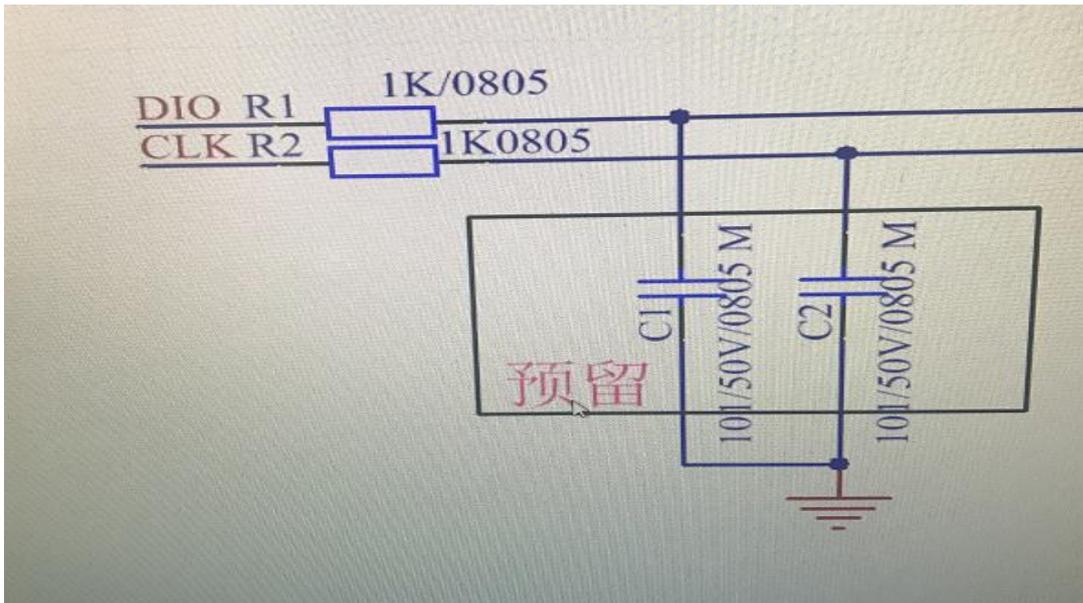
1.5. ADC 采样电路设计要点

- JS32M041 系列 MCU 最多支持 13 路 ADC, 建议 ADC 端口串联 1K 电阻, 预留 0.1uF 电容接地组成 ADC 硬件滤波网络, 器件靠近 IO 口放置, ADC 采样信号先经过电阻再经过电容进入芯片 IO 口, 如下图所示:



1.6. 与其他 IC 通讯电路设计要点

- JS32M041 系列 MCU 与两线串行接口(SCLK, DIN)的 LED 驱动 IC 通讯时, 建议在 SCLK/DIN 口上分别串 1K 电阻, 下拉 100pF 电容增加芯片抗干扰能力, 阻容滤波网络靠近 IO 口放置, 电路如下图所示:



1.7. PWM 互补驱动电机电路设计要点

- LO1、LO2、LO3 :分别为相 1、相 2、相 3 低边栅极驱动输出引脚，PWM 控制上分别对应 PB13、PB14、PB15。
- HO1、HO2、HO3 :分别为相 1、相 2、相 3 高边栅极驱动输出引脚，PWM 控制上分别对应 PA8、PA9、PA10。

1.8. 运算放大器及比较器设计要点

- JS32M041 系列 MCU 含 2 个运算放大器，8 个增益放大倍数可选，支持单端、差分输入；2 个高速比较器，4 档迟滞电压可配置，具备唤醒能力，支持轨到轨电压输入。
- 运放建议采用差分输入，并在输入端分别串 100Ω电阻，预留电容焊盘。
- 在小引脚数封装上，为了节约 IO 口，可以使用单电阻采样方式，实现电流采样和硬件过流保护。运放的差分输入模式中有一个特例，反相通道选择通道 3 时，运放的差分输入端会在运放内部接 AVSS。比较器的同相输入端电压可以来自 IO 口，也可以来自芯片内部的 6bitDAC，而且同一个 IO 口可以同时配置给运放和比较器。例如使用仅 PA6 一个引脚检测电流，OPAM0 同相端和反向端均选择通道 3；COMP0 的同相端选择内部 DAC，反向端选择通道 1。